

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-298797

(43) 公開日 平成11年(1999)10月29日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

E

G 0 6 T 1/00

G 0 6 F 15/64

Z

H 0 1 L 27/146

H 0 1 L 27/14

A

審査請求 未請求 請求項の数10 O L (全 8 頁)

(21) 出願番号 特願平10-101419

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22) 出願日 平成10年(1998)4月13日

(72) 発明者 坂下 徳美

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 久間 和生

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

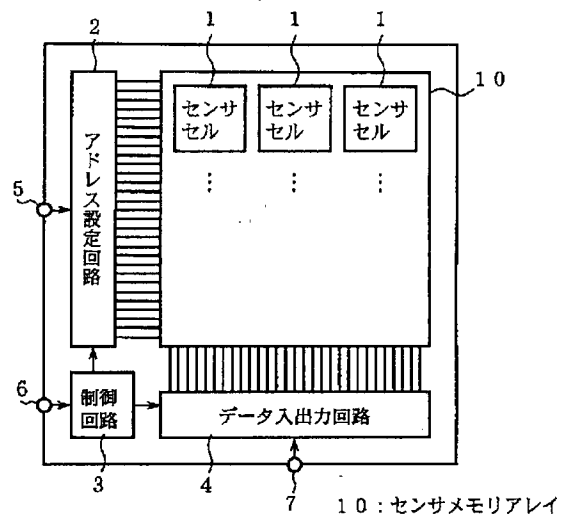
(74) 代理人 弁理士 田澤 博昭 (外1名)

(54) 【発明の名称】 画像検出装置

(57) 【要約】

【課題】 撮像した撮像データの処理、演算結果、および予め保存された画像データとを選択的に読み出すことができないなどの課題があった。

【解決手段】 センサセル1において演算回路での演算結果、画像検出センサ31に保存された撮像データ、およびメモリセル32に保存された画像データを選択的に読み出し、データ入出力回路4により外部からのデータをセンサメモリアレイ10内部のメモリセル32に読み書きし、アドレス設定回路2によりセンサメモリアレイ10内部のメモリセル32の行および列を外部から指定し、制御回路3によりセンサメモリアレイ10の複数の列出力信号の範囲を設定して出力する。



## 【特許請求の範囲】

【請求項 1】 照射された光を吸収し生成された電荷を蓄積するフォトダイオード、このフォトダイオードの蓄積電荷の量に応じた大きさの撮像データを保存する画像検出センサ、予め撮像された画像データ値、パターンマッチングなどの画像処理を行う際の被演算値、および上記フォトダイオードの蓄積値に対して演算処理を行う被演算値を保存するメモリセル、および上記フォトダイオードの蓄積値と被演算値を入力としてデータ処理を行う演算回路、この演算回路での演算結果、上記画像検出センサに保存された撮像データ、および上記メモリセルに保存された画像データを選択的に読み出す選択回路により構成されたセンサセルと、

このセンサセルを二次元状に配置し各センサセルの出力信号線は各列毎に共通に接続したセンサメモリアレイと、外部からのデータを上記センサメモリアレイ内部の上記メモリセルに読み書きをするデータ入出力回路と、上記センサメモリアレイ内部の上記メモリセルの行および列を外部から指定するアドレス設定回路と、上記センサメモリアレイの複数の列出力信号の範囲を設定して出力する制御回路とから構成される画像検出装置。

【請求項 2】 センサメモリアレイから出力された演算値をデジタルに変換するアナログデジタル変換器と、このアナログデジタル変換器の出力を保存する画像記憶メモリとから構成されたことを特徴とする請求項 1 記載の画像検出装置。

【請求項 3】 メモリセルは、被演算値を保持するキャパシタと、このキャパシタの値を転送する MOS 型のトランスファークゲートとから構成されたことを特徴とする請求項 1 記載の画像検出装置。

【請求項 4】 センサメモリアレイ内に設けられたメモリセルのキャパシタのリフレッシュを行うことを特徴とする請求項 3 記載の画像検出装置。

【請求項 5】 フォトダイオードよりも多く設けられたメモリセルの中から外部からの切り換え信号により 1 つの上記メモリセルを選択することを特徴とする請求項 3 記載の画像検出装置。

【請求項 6】 メモリセルは、アナログフリップフロップで構成されたことを特徴とする請求項 1 記載の画像検出装置。

【請求項 7】 メモリセルは、不揮発性メモリセルで構成されたことを特徴とする請求項 1 記載の画像検出装置。

【請求項 8】 制御回路は、センサメモリアレイのアナログ列出力信号を増幅するセンスアンプと、このセンスアンプで増幅された値を読み出し端子に出力する入出力手段で構成されたことを特徴とする請求項 1 記載の画像検出装置。

【請求項 9】 センスアンプは、列出力信号をイコライズする電圧を複数の電位に設定するセンスアンプ・コラムデコーダ回路を設けたことを特徴とする請求項 8 記載の画像検出装置。

【請求項 10】 センサセルは、照射された光を吸収し生成された電荷を蓄積するフォトダイオードと、被演算値を保持するキャパシタと、出力信号線よりデータを上記キャパシタに書き込むトランスファークゲートと、上記キャパシタに保存されたデータを上記出力信号線に読み出すトランスファークゲートとを設けたことを特徴とする請求項 1 記載の画像検出装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、撮像した撮像データの処理、演算結果、および予め保存された画像データとを選択的に読み出すことができる情報処理機能付きの画像検出装置に関するものである。

## 【0002】

【従来の技術】図 10 は、例えば木内雄二著「イメージセンサの基礎と応用」に示された従来の電荷転送素子

(CCD)を用いた画像検出装置の概要を示す構成図であり、図において、50 は光を検出する画素、51 は光を電荷に変換し蓄積するフォトダイオード、52 は蓄積された電荷を垂直 CCD 53 および水平 CCD 54 に導くトランスファークゲート、55 は電荷を電圧信号に変換し読み出し端子 59 から出力するアンプ、56 は制御端子 58 を介して制御回路 57 から出力された走査パルス垂直 CCD 53 および水平 CCD 54 に順次導くスキヤナである。

【0003】次に動作について説明する。まず、入力画像がこの画素 50 のアレイに照射され、各画素 50 のフォトダイオード 51 は光を電荷に変換し蓄積する。この蓄積電荷が画像の画素信号に対応するものである。そして、この蓄積された電荷は制御端子 58 を介して制御回路 57 から出力された走査パルスに同期してトランスファークゲート 52 を介して垂直 CCD 53 に導かれ、電荷が下側に順に転送されていく。そして、垂直 CCD 53 の一番下まで到達した電荷は水平 CCD 54 に送られる。水平 CCD 54 では順に横方向に転送され、最後にアンプ 55 で電圧信号に変換し読み出し端子 59 から出力する。このようにして各画素信号を時系列で検出されることになる。

【0004】図 11 は電荷転送素子 (CCD) を用いて画像処理を行う従来の画像検出装置を示す構成図であり、図において、60 はセンサ、61 はセンサ 60 のアレイから出力された画素の電圧信号をデジタル信号に変換するアナログデジタル変換器、62 はアナログデジタル変換器 61 により変換されたデジタル信号をデータ圧縮する画像データ変換回路、63 は画像データ変換回路 62 でデータ圧縮されたデジタル信号を保存する画像記

憶メモリ、65は演算回路、64はデータバスである。

【0005】次に動作について説明する。画素に光が照射されると光生成キャリアが発生し、画素内部に蓄積される。CCDなどのセンサ60のアレイから出力された画素の電圧信号はアナログデジタル変換器61でデジタル信号に変換され、画像データ変換回路62に入力される。そして、この変換されたデジタル信号は画像データ変換回路62でデータ圧縮され、一旦画像記憶メモリ63に保存される。次に、データバス64を経由して、画像記憶メモリ63内に予め保存された画像データと圧縮されたデジタル信号のデータが演算回路65に入力される。例えば変化データを検出するための差を求める演算等が行われて画像記憶メモリ63に演算結果が保存される。

【0006】この画像検出装置では撮像した画像データを画像記憶メモリ63に直接保存するには膨大なデータになるため画像データ変換回路62で圧縮する処理が必要になる。例えば、JPEG方式では2Mビットのデータを1/10に圧縮して保存する処理が行われる。また画像記憶メモリ63では圧縮された撮像データの保存領域と演算を行う被演算画像データの保存領域が必要になり、データ処理の速度は演算回路65の処理速度とデータバス64のデータ転送速度によって決まる。

【0007】

【発明が解決しようとする課題】従来の画像検出装置は以上のように構成されているので、撮像した撮像データの処理、演算結果、および予め保存された画像データとを選択的に読み出すことができないなどの課題があった。

【0008】この発明は上記のような課題を解決するためになされたもので、撮像した撮像データの処理、演算結果、および予め保存された画像データとを選択的に読み出すことができる情報処理機能付きの画像検出装置を得ることを目的とする。

【0009】また、この発明は、外部に設けることが必要な画像データのメモリ量を削減できるとともに、撮像した画像データの処理が実時間で可能となり高速化が可能となる情報処理機能付きの画像検出装置を得ることを目的とする。

【0010】さらに、この発明は、小振幅で低消費電力化が図れ、高速なデータ転送が行えるとともに、複数種類の画像処理を行う際に複数回の撮像処理が不要となる情報処理機能付きの画像検出装置を得ることを目的とする。

【0011】

【課題を解決するための手段】この発明に係る画像検出装置は、照射された光を吸収し生成された電荷を蓄積するフォトダイオード、このフォトダイオードの蓄積電荷の量に応じた大きさの撮像データを保存する画像検出センサ、予め撮像された画像データ値、パターンマッチン

グなどの画像処理を行う際の被演算値、およびフォトダイオードの蓄積電荷に対して演算処理を行う被演算値を保存するメモリセル、およびフォトダイオードの蓄積電荷と被演算値を入力としてデータ処理を行う演算回路、この演算回路での演算結果、画像検出センサに保存された撮像データ、およびメモリセルに保存された画像データを選択的に読み出す選択回路により構成されたセンサセルと、センサメモリアレイによりセンサセルを二次元状に配置し各センサセルの出力信号線は各列毎に共通に接続し、データ入出力回路により外部からのデータをセンサメモリアレイ内部のメモリセルに読み書きし、アドレス設定回路によりセンサメモリアレイ内部のメモリセルの行および列を外部から指定し、制御回路によりセンサメモリアレイの複数の列出力信号の範囲を設定して出力するようにしたものである。

【0012】この発明に係る画像検出装置は、センサメモリアレイから出力された演算値をデジタルに変換するアナログデジタル変換器と、このアナログデジタル変換器の出力を保存する画像記憶メモリとから構成されたものである。

【0013】この発明に係る画像検出装置は、メモリセルは、被演算値を保持するキャパシタと、このキャパシタの値を転送するMOS型のトランスファークラップトランジスタとから構成されたものである。

【0014】この発明に係る画像検出装置は、センサメモリアレイ内に設けられたメモリセルのキャパシタのリフレッシュを行うものである。

【0015】この発明に係る画像検出装置は、フォトダイオードよりも多く設けられたメモリセルの中から外部からの切り換え信号により1つのメモリセルを選択するようにしたものである。

【0016】この発明に係る画像検出装置は、メモリセルは、アナログフリップフロップで構成されたものである。

【0017】この発明に係る画像検出装置は、メモリセルは、不揮発性メモリセルで構成されたものである。

【0018】この発明に係る画像検出装置は、制御回路は、センサメモリアレイのアナログ列出力信号を増幅するセンスアンプと、このセンスアンプで増幅された値を読み出し端子に出力する入出力手段で構成されたものである。

【0019】この発明に係る画像検出装置は、センスアンプは、列出力信号をイコライズする電圧を複数の電位に設定するセンスアンプ・コラムデコーダ回路を設けたものである。

【0020】この発明に係る画像検出装置は、センサセルは、照射された光を吸収し生成された電荷を蓄積するフォトダイオードと、被演算値を保持するキャパシタと、出力信号線よりデータをキャパシタに書き込むトランスファークラップトランジスタと、キャパシタに保存されたデータを

出力信号線に読み出すトランスファークラークとを設けたものである。

#### 【0021】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1はこの発明の実施の形態1による画像検出装置のセンサを示す構成図であり、図において、1は画素、メモリセルおよび演算器アレイで構成されるセンサセルであり、画素に光が照射されると光生成キャリアが発生し、画素内部に蓄積される。なお、画素は図10と同様のフォトダイオード51とトランスファークラーク52などから構成される。2はセンサセル1内部のメモリセル32の行および列を外部から指定するアドレス設定回路、3は制御回路、4はセンサセル1内部のメモリセル32へ外部からのデータを読み書きするデータ入出力回路、5はアドレス入力端子、6は制御端子、7はデータ入出力端子、10は上記の構成を含むセンサメモリアレイである。

【0022】図2はこの発明の実施の形態1による画像検出装置のセンサメモリアレイの具体的な構成を示す構成図であり、図において、31は画像検出センサ、32は予め撮像された画像データ値やパターンマッチングなどの画像処理を行う際の被演算値が保存されるメモリセル、33は画像検出センサ31とメモリセル32の値を入力として演算処理を行う演算回路、34は画像検出センサ31とメモリセル32の内容および演算回路33の出力を選択する選択回路、35はセンサセル1内部の列信号線である。

【0023】図3はこの発明の実施の形態1による画像検出装置のシステムを示す構成図であり、図において、11はアナログデジタル変換器、13は画像記憶メモリ、12はデータバスである。センサメモリアレイ10から出力された演算値はアナログデジタル変換器11でデジタル値に変換する。なお、この変換されたデータはすでにセンサメモリアレイ10で演算処理が行われたデータである。パターンマッチング等の画像処理応用では、演算後のデータは差分データのみになり、画像記憶メモリ13に保存するデータ量が少なくできる可能性がある。また、画像記憶メモリ13に蓄えるデータ量も演算結果の保存のみになるためデータ圧縮処理を省略した装置構成が可能である。そのため、アナログデジタル変換器11の出力はデータバス12を経由して画像記憶メモリ13に保存するシステム構成が実現可能となる。予め設定が必要なセンサセル1内部のセンサセル1には画像記憶メモリ13からデータバス12を経由して書き込みまたは読み出しが行われる。

【0024】図4はこの発明の実施の形態1による画像検出装置の画素の外観を示す構成図である。C端子92にハイ(H)パルスを入力すると蓄積電荷は初期状態にリセットされる。電荷を蓄積後、H端子90をHにする

とIout端子94から出力電流Ioutとして読み出すことができる。一方、L端子91をHにすると出力電流-Ioutとして読み出すことができる。入力光パワーをWijとし、H端子90、L端子91の入力電圧により設定される感度をSiとすると、Iout端子94から出力される出力電流値は $Iout = Si Wij$ で表される。

【0025】図5はこの発明の実施の形態1による画像検出装置の画素内部を示す構成図である。センサメモリアレイのアナログ列出力信号を増幅するセンスアンプ70では、トランジスタ81をオンにすると内部電位はVDDレベルにリセットされる。そして、トランジスタ81をオフに戻した後、光を照射するとその量に応じて内部電位が低下することになる。この状態でトランジスタ74をHにすると正の出力電流が流れる。無照射の時電流の大きさが最大で、照射が多くなるほど電流の大きさが小さくなる反転出力である。一方、トランジスタ75をHにすると負の出力電流が流れる。そして、このセンスアンプ70で増幅された値は、トランジスタ(入出力手段)76により読み出し端子に出力される。

【0026】次に動作について説明する。図6はこの発明の実施の形態1による画像検出装置のメモリセルおよび画素データの演算を行う演算手段を示す構成図である。この発明の実施の形態1による画像検出装置では、ダイナミックメモリで用いられているトランスファークラーク111+キャパシタ105をメモリセルおよび画素データの演算を行う演算手段として用いている。まず、画像センサとして従来のセンサと同様の動作を行う場合には、選択回路34において画像検出センサ31の出力を選択して列信号線35に出力する。次に、制御端子112をHにしトランスファークラーク111をオンにし、DRAMセル102は非選択状態で使用する。

【0027】また、メモリとして動作を行う場合には、ワード線101をHにし列信号線103からトランスファークラーク104をオンにし、列信号線103の値をキャパシタに保存する。一方、書き込み時には列信号線103の電位をキャパシタ105に書き込み、読み出し時にはキャパシタ105に保存された電荷を列信号線103に読み出す。

【0028】さらに、画像処理をセンサセル1内で行う場合には、画像検出センサ31とメモリセル32との値を演算回路33に入力し差分、絶対値差分などの演算処理を行い列信号線35に出力する。列信号線35に出力された演算結果はデータ入出力回路4で増幅して出力する。次に、DRAMセル102を選択して被演算値を外部から書き込む。次に、画素110の光電荷蓄積が十分に行われた状態でトランスファークラーク111をオンにした後、DRAMセル102を選択し、演算結果をキャパシタに保存する。その後、再度DRAMセル102を選択して演算結果を列信号線103に出力する。光電荷

と被演算値が同極性に構成すれば、加算を実行させることができ、逆極性にすれば減算を実行させることができる。

【0029】以上のように、この実施の形態1によれば、撮像した撮像データの処理、演算結果、および予め保存された画像データとを選択的に読み出すことができるなどの効果が得られる。また、例えばパターンマッチングなどの処理ではテンプレートデータをセンサメモリアレイ10内に取り込んでおくことが容易になるため、度重なるテンプレートデータの外部からの転送処理が不要となり、高集積化できるなどの効果が得られる。

【0030】さらに、演算処理結果のみを出力する時に、差分データを出力する処理では、各列から読み出される信号レベルが差のレベルになり小振幅で低消費電力化が図れ、さらに高速にデータ転送可能となるなどの効果が得られる。さらに、センサメモリアレイ10内で撮像された撮像データが原画像として保存可能であるため、複数種類の画像処理を行う際に複数回の撮像処理が不要となるなどの効果が得られる。さらに、原画像と画像処理後のデータを出力することが可能となり、一つの原画像に対して複数の画像処理データを出力することができるなどの効果が得られる。

【0031】実施の形態2。図7はこの発明の実施の形態2による画像検出装置のセンサを示す構成図、図8はこの発明の実施の形態2による画像検出装置における画素検出センサを示す構成図であり、実施の形態1と同一の符号については同一または相当部分を示すので説明を省略する。実施の形態1ではデータ入出力回路4が制御回路3の指示を受けて外部からのデータをメモリセル32に対して読み書きを行っていたが、この実施の形態2ではセンサセル1の複数の列出力信号の範囲を設定して出力する機能をDRAMで用いられているセンスアンプ・コラムデコーダ回路25とデータ入出力回路4とで行っている。

【0032】センサセル1の列信号線から出力される電流値はアナログ値であり、増幅して出力するためにはアナログ値を増幅する機能を有するセンスアンプが必要である。また、列信号線をイコライズする電圧を複数の電位に設定する電位発生回路を設けること等により微少なアナログ値を読み出すことが可能である。

【0033】以上のように、この実施の形態2によれば、画像検出センサ31のアナログデータを書き込みアンプ115および読み出しアンプ116で増幅する構成により、列信号線103に増幅された値を出力することができるなどの効果が得られる。

【0034】実施の形態3。図9はこの発明の実施の形態3による画像検出装置においてアナログ型フリップフロップを用いたメモリセルを示す回路図であり、実施の形態1と同一の符号については同一または相当部分を示すので説明を省略する。実施の形態1でのメモリセル32

は、ダイナミックメモリで用いられている1個のトランスファークローク104、111+キャパシタ105であるが、この実施の形態3でのメモリセル32は、図9で示すようにトランスファークローク104、111、キャパシタ105、出力信号線を介して入力したデータをキャパシタ105に書き込む書き込み部、およびキャパシタ105に保存されているデータを出力信号線に読み出す読み出し部とから構成される。

【0035】以上のように、この実施の形態3によれば、画像処理を行うときに被演算値を保存することができる効果がある。

【0036】

【発明の効果】以上のように、この発明によれば、照射された光を吸収し生成された電荷を蓄積するフォトダイオード、このフォトダイオードの蓄積電荷の量に応じた大きさの撮像データを保存する画像検出センサ、予め撮像された画像データ値、パターンマッチングなどの画像処理を行う際の被演算値、およびフォトダイオードの蓄積電荷に対して演算処理を行う被演算値を保存するメモリセル、およびフォトダイオードの蓄積電荷と被演算値を入力としてデータ処理を行う演算回路、この演算回路での演算結果、画像検出センサに保存された撮像データ、およびメモリセルに保存された画像データを選択的に読み出す選択回路により構成されたセンサセルと、センサメモリアレイによりセンサセルを二次元状に配置し各センサセルの出力信号線は各列毎に共通に接続し、データ入出力回路により外部からデータをセンサメモリアレイ内部のメモリセルに読み書きし、アドレス設定回路によりセンサメモリアレイ内部のメモリセルの行および列を外部から指定し、制御回路によりセンサメモリアレイの複数の列出力信号の範囲を設定して出力するように構成したので、演算結果と撮像データおよびメモリで保持された画像データを選択的に読み出すことができる効果がある。

【0037】この発明によれば、センサメモリアレイから出力された演算値をデジタルに変換するアナログデジタル変換器と、このアナログデジタル変換器の出力を保存する画像記憶メモリとから構成したので、画像記憶メモリに保存するデータ量を少なくすることができる効果がある。

【0038】この発明によれば、メモリセルは、被演算値を保持するキャパシタと、このキャパシタの値を転送するMOS型のトランスファークロークとから構成したので、高集積なメモリセルを可能にすることができる効果がある。

【0039】この発明によれば、センサメモリアレイ内に設けられたメモリセルのキャパシタのリフレッシュを行うように構成したので、アレイ内でのリフレッシュ動作を可能にすることができる効果がある。

【0040】この発明によれば、フォトダイオードより

も多く設けられたメモリセルの中から外部からの切り換え信号により1つのメモリセルを選択するように構成したので、不良セルの交換を可能にすることができる効果がある。

【0041】この発明によれば、メモリセルは、アナログフリップフロップで構成したので、低消費なメモリセルを可能にすることができる効果がある。

【0042】この発明によれば、メモリセルは、不揮発性メモリセルで構成したので、電源投入なしでもデータの保持を可能にすることができる効果がある。

【0043】この発明によれば、制御回路は、センサメモリアレイのアナログ列出力信号を増幅するセンスアンプと、このセンスアンプで増幅された値を読み出し端子に出力する入出力手段で構成したので、アナログ出力を増幅することができる効果がある。

【0044】この発明によれば、センスアンプは、センスアンプ・コラムデコーダ回路により列出力信号をイコライズする電圧を複数の電位に設定するように構成したので、アナログ出力を増幅することができる効果がある。

【0045】この発明によれば、センサセルは、照射された光を吸収し生成された電荷を蓄積するフォトダイオードと、被演算値を保持するキャパシタと、出力信号線よりデータをキャパシタに書き込むトランスファークラップと、トランスファークラップによりキャパシタに保存されたデータを出力信号線に読み出すように構成したので、画像処理を行うときの被演算値を保存することができる効果がある。

#### 【図面の簡単な説明】

【図1】 この発明の実施の形態1による画像検出装置のセンサを示す構成図である。

【図2】 この発明の実施の形態1による画像検出装置

のセンサメモリアレイの具体的な構成を示す構成図である。

【図3】 この発明の実施の形態1による画像検出装置のシステムを示す構成図である。

【図4】 この発明の実施の形態1による画像検出装置の画素の外観を示す構成図である。

【図5】 この発明の実施の形態1による画像検出装置の画素内部を示す構成図である。

【図6】 この発明の実施の形態1による画像検出装置のメモリセルおよび画素データの演算を行う演算手段を示す構成図である。

【図7】 この発明の実施の形態2による画像検出装置のセンサを示す構成図である。

【図8】 この発明の実施の形態2による画像検出装置における画素検出センサを示す構成図である。

【図9】 この発明の実施の形態3による画像検出装置においてアナログ型フリップフロップを用いたメモリセルを示す回路図である。

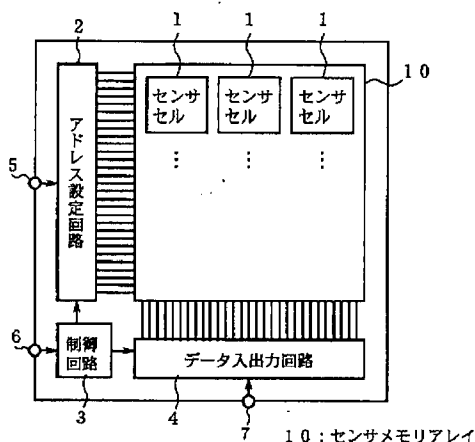
【図10】 従来の画像検出装置の概要を示す構成図である。

【図11】 従来の画像検出装置を示す構成図である。

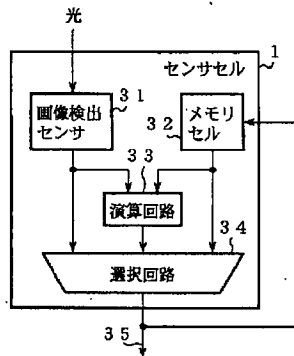
#### 【符号の説明】

1 センサセル、2 アドレス設定回路、3 制御回路、4 データ入出力回路、10 センサメモリアレイ、11 アナログデジタル変換器、13 画像記憶メモリ、25 センスアンプ・コラムデコーダ回路、31 画像検出センサ、32 メモリセル、33 演算回路、34 選択回路、51 フォトダイオード、70 センスアンプ、76 トランジスタ（入出力手段）、104、111 トランスファークラップ、105 キャパシタ。

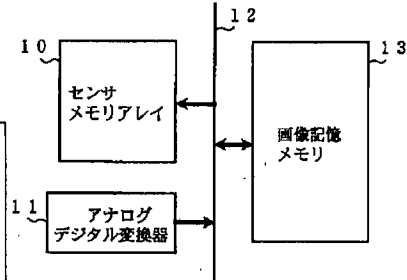
【図1】



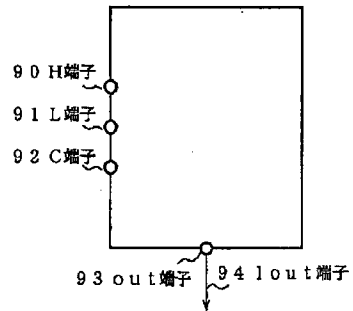
【図2】



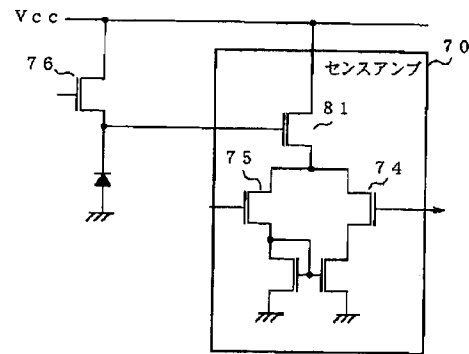
【図3】



【図4】

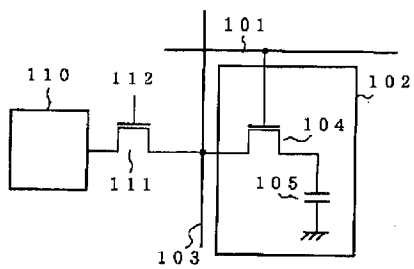


【図5】

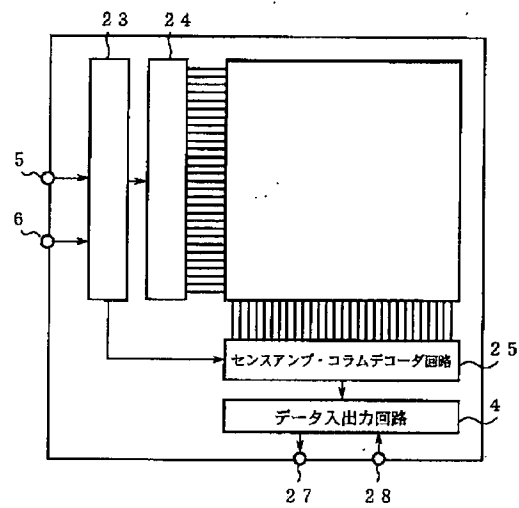


76: トランジスタ (入出力手段)

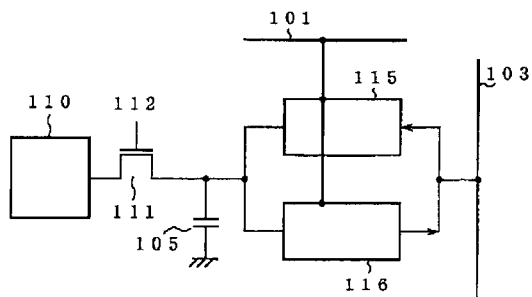
【図6】

104、111: トランスファークエート  
105: キャパシタ

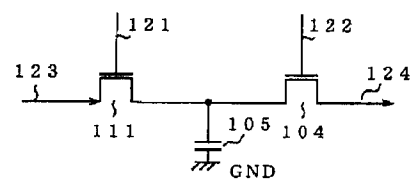
【図7】



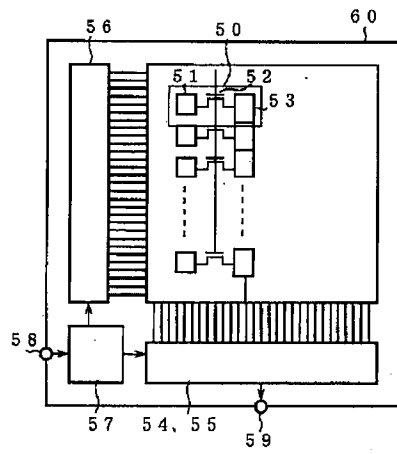
【図8】



【図9】



【図 10】



51 : フォトダイオード

【図 11】

